

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat
(c) 2004 EPO. All rts. reserv.

10588521

Basic Patent (No,Kind,Date): JP 4161984 A2 920605 <No. of Patents: 001>
(English)

IPC: *G09G-003/32; G09F-009/40

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
JP 4161984	A2	920605	JP 90290585	A	901026 (BASIC)

Priority Data (No,Kind,Date):

JP 90290585 A 901026

DIALOG(R)File 347:JAPIO

(c) 2004 JPO & JAPIO. All rts. reserv.

03796884

LARGE-SIZED PICTURE DISPLAY BOARD SYSTEM HAVING MULTIPLE GRAY
LEVEL

PUB. NO.: 04-161984 [JP 4161984 A]

PUBLISHED: June 05, 1992 (19920605)

INVENTOR(s): JIN SHIYOUN SHII
JIAN CHIEN HOONGU
KUWAN SHIN TOON
KUAN CHIYUN TAO
YAN TSUEN SHIEE
SHIYOU CHIYUN CHIOU
DAA CHIEN YUE

APPLICANT(s): OPUTO TETSUKU CORP [000000] (A Non-Japanese Company or
Corporation), TW (Taiwan)

APPL. NO.: 02-290585 [JP 90290585]

FILED: October 26, 1990 (19901026)

INTL CLASS: [5] G09G-003/32; G09F-009/40

JAPIO CLASS: 44.9 (COMMUNICATION -- Other); 42.2 (ELECTRONICS -- Solid
State Components)

JAPIO KEYWORD:R097 (ELECTRONIC MATERIALS -- Metal Oxide Semiconductors,
MOS); R116 (ELECTRONIC MATERIALS -- Light Emitting Diodes,
LED); R131 (INFORMATION PROCESSING -- Microcomputers &
Microprocessors)

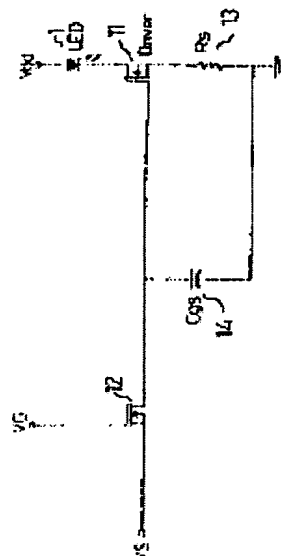
LARGE VIDEO DISPLAY BOARD SYSTEM HAVING MULTIPLE GRAY LEVEL

Patent number: JP4161984
Publication date: 1992-06-05
Inventor: JIN SHOWN SHI; JIAN CHEN HOONG; KWAN SHIN TON;
KUAN CHUN TAO; YAN TSUEN SHEE; SHOO CHUN CHIOU;
DAA CHEN YUE
Applicant: OPT TEC CORP
Classification:
- **International:** G09G3/32; G09F9/40
- **European:**
Application number: JP19900290585 19901026
Priority number(s):

Abstract of JP4161984

PURPOSE: To obtain a clear dynamic advertisement display effect by allowing a potential holding capacitor to start charging immediately after the start of a controlling transistor(TR) and driving TR to emit light.

CONSTITUTION: The basic unit of a large video display board is a light emitting diode(LED) 1 and its driving circuit and a main element has a driving MOSFET 11, a feedback electric resistor Rs 13 and a potential holding capacitor Cgs 14. The amount of a current flowing into the LED 1 is controlled by the potential Vgs value of the capacitor Cgs 14, the luminance of the LED 1 is expressed in a large LED array by a different brightness gray level to generate a stereoscopic graphic effect. Since the Vgs value is controlled by the charge/discharge of the capacitor Cgs 14, the potential level of the capacitor Cgs 14 becomes equal to the brightness degree of the display board. Consequently an excellent and clear dynamic video advertisement or display effect can be obtained.



Data supplied from the *esp@cenet* database - Worldwide

BEST AVAILABLE COPY

⑨ 日本国特許庁(JP)

⑪ 特許出願公開

⑩ 公開特許公報(A) 平4-161984

⑫ Int. Cl.⁵

識別記号

庁内整理番号

⑬ 公開 平成4年(1992)6月5日

G 09 G 3/32
G 09 F 9/40

C

9176-5G
7926-5G

審査請求 有 請求項の数 6 (全13頁)

⑭ 発明の名称 多重グレイレベルを有する大型映像表示ボードシステム

⑮ 特 願 平2-290585

⑯ 出 願 平2(1990)10月26日

⑰ 発 明 者 ジン・ショウン・シー 台湾、シンチュ、チエン・クン・ロード、セクション・1、アリー・70、7、エフ・1

⑱ 発 明 者 ジアン・チエン・ホー 台湾、シンチュ、フアン・ホウ・ストリート、レーン・89、アリー・3、ナンバー・24、エフ・5

⑲ 発 明 者 クワン・シン・トーン 台湾、カオウシン、アン・ニン・ストリート、ナンバー・578、エフ・3

⑳ 出 願 人 オプト・テック・コーポレイション 台湾、シンチュ・サイエンス・ベースド・インダストリアル・パーク、インダストリー・イースト・4・ロード、ナンバー・32

㉑ 代 理 人 弁理士 川口 義雄 外4名
最終頁に続く

明 細 書

1. 発明の名称

多重グレイレベルを有する大型映像表示
ボードシステム

2. 特許請求の範囲

(1) 多重グレイレベルを有する大型映像表示ボードシステムであって、1つの大型でプログラム制御の拡張性を有する高解像度画面の発光ダイオードを有して多重グレイレベルの映像を表示し、低電圧、低電流及び高度な直線状化の発光ダイオード駆動回路を有し、更にダイオード表示ボードが1つの共通接地及び共通隔極のN×Mのアレイ構造で、且つ複数の画素映像表示ユニットを含んでおり、各該ユニットが発光ダイオードと1つの前記駆動回路の組合わせで、発光ダイオードと、1つの駆動MOSFETと、1つの電位保持キャパシタと、1つの制御用MOSFETと、1つの

フィードバック電気抵抗とを含み、一旦該制御用トランジスタが起動されると、ただちに前記電位保持キャパシタに充電を開始させ、同時に該駆動トランジスタを駆動して発光させるシステム。

(2) 制御トランジスタの作用が1つのスイッチと同じであり、該トランジスタが1つのスイッチスタートが1つの走査回路にてトリガされた場合に、1つのこの画素映像表示ユニットと関係のあるアナログ信号が該制御トランジスタのソースより入ってドレンに到達し、その後該保持キャパシタが入力信号レベルまで充電され、このレベルが上記該制御トランジスタのドレンに接続されることにより、該駆動トランジスタのチャンネル電流は該レベルにて調整され、そして電源端子とこの駆動トランジスタのドレンとの間に直列されている前記発光ダイオードの輝度が該アナログ信号と正比例をなす明暗グレイレベルの変化を発生させ

る請求項1に記載のシステム。

(3) このフィードバック電気抵抗が該駆動トランジスタのソースとグラウンドとの間に直列にされて、ネガティブフィードバックの機能を行ない、それゆえ駆動を行ない、それゆえに駆動電流と該駆動トランジスタのゲート電圧、即ちアナログ入力信号を直線状化の關係にならしめ、且つ発光ダイオードの輝度の変化が該アナログ信号と正比例になるので、容易にグレイレベルの明暗を制御することができ、また前記のフィードバック電気抵抗は駆動電流が駆動トランジスタの特性変化の影響を受けないようにすることができるので、該表示板が良好な均一性を有する請求項1に記載のシステム。

(4) 発光ダイオード表示板が1つの共通接地及び共通電源を有する構造の発光ダイオードの $N \times M$ のアレイより形成され、その中で各画素は1つ

MOSFETと、1つの電位保持キャパシタと、1つの制御MOSFETとを含み、その中で該大チャンネル幅のMOSFETの幅が小チャンネル幅のMOSFETの10倍であって、該回路の入力が1つの電流信号であり、この信号が該小チャンネル幅のトランジスタを通過する場合に、該電流信号に正比例する電位を発生し、該電位はただちに伝送され、また制御トランジスタが起動された瞬間に保持キャパシタに記憶され、大チャンネル幅トランジスタのゲートとソースとの間の電位差が該電位に制御されて、該大チャンネル幅トランジスタの電流が入力電流の倍数となる請求項4に記載のシステム。

3. 発明の詳細な説明

発明の背景

この発明は多重なグレイレベルを表示できる大型映像表示システムに関し、1つの特殊回路(例

のカレントイメージ回路を含み、この回路が1つの発光ダイオードと、1つの制御トランジスタと、1つの駆動トランジスタと、1つの電位保持キャパシタと、この駆動トランジスタのカレントトランジスタとよりなる請求項1に記載のシステム。

(5) 発光ダイオードアレイ表示ボードに使われている駆動装置の横方向式(X・方向)の走査が、1つのデジタルマルチプレクサから順序よくアレイ表示ボードの縦方向(Y・方向)に配列したN個の制御トランジスタのゲートをトリガし、同一行の全ての制御トランジスタが全てONにさせられると共に、同一行の保持キャパシタを全部充電するので、該同一行の全ての駆動トランジスタが発光ダイオードを駆動して点灯させる請求項1に記載のシステム。

(6) カレントイメージ回路が1つの大チャンネル幅のMOSFETと、1つの小チャンネル幅の

例えばネガティブフィードバック或いは映像電流回路等)を含み、これによって発光ダイオードを制御し、その輝度を映像データによって発生したアナログ信号に正比例させるのを特徴とするものである。全体の回路は、小型パソコン或いはマイクロプロセッサを通じてプレセット或いはリアルタイムでプログラマブル制御の映像表示を実行できて、優良で鮮明なダイナミック広告及び表示効果を達成するものである。

目下電子式の表示板が盛んに使われている。通常一般の伝統的テレビでも表示の作用が達成できるが、それを1つの大型表示板として使用する場合は、このようなテレビで提供できる表示効果は遜るかに電子式表示板に劣るものである。特に電子式表示板がプログラマブル制御表示板を提供して広告、宣伝或いは告示の目的を達成する場合は、その効果は一層良好になるので、このような電子

式表示板は往々にして証券取引所、空港及び駅のダイヤ等のデータを表示するのに応用され、用途は極めて広汎なものである。

伝統的な電子式表示板は主として目視できる光点でアレイ装置を構成するものである。従来の一層早期のものは白熱電灯を配列して構成されたものであるが、白熱電灯の加熱時間が比較的長いので、このような電子式表示板は古い映像を新映像に切替える際に、画面にまだ映像を残す残留映像現象が発生する欠点があり、且つ画面の切替え速度が比較的遅い。この他に、その装置の電流及び電力の消耗が大きすぎるので、駆動する場合は動力素子を利用して先に電流を増幅しなければならない。またこのような電球の損耗率も高く、保全修理に時間がかかり、手間を要する欠点があった。

最近の研究の発展により得られる電子式表示板は発光ダイオード(LED)のアレイ装置を構成

の固定図形(GRAPHIC)の表示を実行できる。

然し現在大型の電子式表示板はただ2種類のグレイレベル表示(全明或いは全暗)しかできず、それがためこのような大型表示板はただ図形を表示するに用いることしかできない。もしも映像を表示するならば、その映像は1つの漫画画面にしかならず、深みのあるグレイレベルの立体効果を表示できない。これは発光ダイオードの電流-電圧特性が強烈的な非直線状性であるため、発光ダイオードの電流を直線状で黒なる明度を発生させるのはより困難なことである。もしも1つの発光ダイオードの小アレイを組立てると、例えば 1×1 としてハーフトーン的方式で表示すれば、この組ドットの16層のグレイレベルを表示できるが、表示板のアレイ数はこれにより必ず減少してイメージの解像力に影響を与える。

別に単点のグレイレベルの発光ダイオードの輝

度があるので、このような表示装置は従来の白熱電灯において発生する欠点を解消することができるようになった。その使用寿命が10年以上に達することができ、作動電圧及び電流がより小さく(1.5~2.5V, 5~20mA)、それと共に赤、黄、緑等の色彩を有する等の優れた点がある。更にそのスペクトルがより狭いので視覚感度が一層強烈であって、よりよい広告・広報の効果を有しているので、現在日増しにその使用が増えている。LEDは固体電子素子の1種であるので、小型のLEDアレイ(5×1 或いは 8×8)は容易に自動機械で製作及び包装することができる。この他に、ダイオードは逆方向阻止の効果があるのでブリッジ式アレイ構造を構成することができ、図に示すのは、現在一番使用されている回路である。この回路はX及びY方向の同期マルチプレクシングを経て走査の機能を達成できるので或るプログラム

度の制御も、また迅速な点滅のパルス作業時間の長短を制御する方法によって平均輝度の変化を求めることができる。この状況下において、もしも点滅の周波数が視覚残留の周波数より大きければ、目で見てこのパルスウェーブ(PULSE WAVE)作業時間と正比例をなす輝度の変化が得られる。この方法は小型アレイの発光ダイオード表示板の上において比較的容易に達成できるが、大型発光ダイオード表示板(例えば運動場の表示ボード)の用途においては、設計上克服し難い多くの問題点を有している。次に例を用いて下記に説明する。

表示ボード: $N \times N$ アレイ

単体発光ダイオードの規格: 1.8V, 20mA

フレームレート(FRAME RATE): 30 frame/sec

1つの画面(PICTURE ELEMENT)の滞留時間

(PRIEL DWELL TIME): $T = 1 / (30 \times N)$ 、

もしも同等の視覚輝度を保持しようとするれば各

1つの発光ダイオードの瞬間トリガ電流 I は下記条件に適合しなければならない。

$$I \times T = 20 \text{ mA} \times (1/30)$$

$$\text{即ち } I = 20 \text{ mA} \times (1/30) \times 30 \times N = 20 \text{ mA} \times N$$

それゆえ画面が 256×256 画素のアレイである場合は、 $I = 20 \text{ mA} \times 256 \times 256 = 10 \times 64 = 1280 \text{ A}$ であって、これは不可能なことである。

かりに、 5 mA の発光ダイオードで組成された場合、1つのLEDごとの瞬間トリガ電流もまた 320 A 以上になるが、これも又不可能なことである。なぜなら目下LEDの瞬間電流の最大なるものは約 100 A 以下であり、その駆動電圧は 100 V 以上の高さを必要とする。

この他によく知られているごとく、各1つのLED自身に約1つの直列抵抗があり、この電気抵抗はダイオードP-N接合面からベースのチップ電気抵抗、及び包装時の銀ペースト自体とチップ

ダイオードイメージ（グラフィックに非ず）の表示スクリーンが未だに実現していないかの由縁である。

発明の概要

本発明は多重グレイレベルの映像を表示する1種の発光ダイオードアレイを有する大型電子表示ボードシステムである。その中で表示ボードはプログラマブル制御の高解像度の大型画面、可拡張性、輝度直線伏化の発光ダイオード駆動回路、低電圧及び低電流のノンパルス駆動回路を有し、また高いフレームレートで点滅せず且つ構造簡単等の特徴を有している。

LEDの輝度は特殊構造（例えばネガティブバック或いはイメージカレント回路）を経て制御されて、映像アナログ信号と正比例の関係にならしめ、画素の走査においては、1つの制御トランジスタを利用して対応する画素を有する電位保持キ

ャパシタで充電し、それに該キャパシタの電位で別の1つの駆動トランジスタの電流を制御し、この電流が負荷となる発光ダイオードを流れて、該電位と正比例する発光ダイオードの輝度が得られるものである。全体の回路が小型パソコン或いはマイクロプロセッサを経てプレセットされた或いはリアルタイムでプログラム制御された映像の表示を実行し、優良で鮮やかでダイナミックな映像広告或いは表示効果を達成するものである。

これを連続の直流電流で使用する場合は、電流は上記のごとく約 20 mA であるので、その電圧降下と消費電力は全てかなり小さいものである。然しもしもパルス式電圧で瞬間的に点灯する場合は、その瞬間電流は十分に大きく、約 1000 V の電圧降下を引き起こすので、この点からして見れば可能性がなくなる。かりにこの高圧駆動が可能としても、LEDの消費電力は理想的なダイオードが必要とするものよりも4倍を必要とする。この状況下にあるのは、発光ダイオードは、接合面の温度上昇により発光効率を急激に低下させるばかりでなく、焼損しない迄も大部分の輝度が失れることとなる。

総じて、瞬間点滅のパルスウェーブの作業時間の幅で発光ダイオード輝度のグレイレベルを制御すれば、表示ボードの方法（ $N \times N$ ）の増加により不可能な設計となる。これはなぜ現在大型発光

ャパシタで充電し、それに該キャパシタの電位で別の1つの駆動トランジスタの電流を制御し、この電流が負荷となる発光ダイオードを流れて、該電位と正比例する発光ダイオードの輝度が得られるものである。全体の回路が小型パソコン或いはマイクロプロセッサを経てプレセットされた或いはリアルタイムでプログラム制御された映像の表示を実行し、優良で鮮やかでダイナミックな映像広告或いは表示効果を達成するものである。

本発明の目的は1つのより低い電流の連続駆動で組成されたLEDを提供し、多重グレイレベルを有する大型映像表示システムとならしめ、該システムはプログラマブル方式でそのLEDの輝度を制御するものである。この他にグラフィックの再生(REFRESH)は、ディジタル/アナログ(D/A)コンバータを介して実行され、動的イメージの画面変化を達成するものである。

実 施 例

本発明は1つの多重グレイレベルを有する大型映像表示ボードを開示するもので、その基本単位は1つの発光ダイオード(LED)1とその駆動回路であり、第1A図に示すごとくである。第1A図に示すごとく、その中に1セットのMOSFET 11と12を含み、その内MOSFET 11はLED 1を駆動し、MOSFET 12は信号の更新を制御する。その他に1つのフィードバック電気抵抗 R_s 13と1つの電位保持キャパシタ(HOLDING CAPACITOR) 14を含んでいる。この回路の操作原理を説明するために、該回路を第1B図と第1C図の2つの部分に分けてその内容を下記に説明する。

(1) 第1B図に示すのは1つのLED駆動回路で、その主たる素子は1つの駆動MOSFET 11と、1つのフィードバック電気抵抗 R_s 13と、1つ

このような1組の線路が配設されている。

(2) 第1C図に示すのは1つの信号再生回路であり、それは1つの制御MOSFET 12と1つの電位保持キャパシタ14(このキャパシタは上記の駆動回路のキャパシタ C_{H1} と同一である)とである。

第1C図に示すごとく、1つの電圧信号 V_{sig} を入力し、且つMOSFET 12が導通した場合、電流がMOSFET 12を流れて、キャパシタ14に対して充電を始める。該電位保持キャパシタ14の電位充電が入力信号の電位に到達するのを待って、制御MOSFET 12をすぐに閉め、該電位保持キャパシタ14はこれにより信号が隔離され、且つその上の電位も外界と隔離されて保留することができる。

よく知られているごとく、極めて小さな漏れ電流により電位保持キャパシタ14の電位が放電によ

の電位保持キャパシタ C_{H1} 14とを有している。MOSFETの特性により、キャパシタ C_{H1} 14上の電位 V_{H1} はMOSFET 11のドレンドソースSの電極間の導通程度を決定する。その関係は V_{H1} 値が大きいほど導通程度がよくなり、 V_{H1} 値が小さければ小さいほど導通程度が悪くなる。それゆえに V_{H1} 、LED 1、MOSFET 11と電気抵抗 R_s とによって形成された回路電流 I_{H1} は、 V_{H1} 値の大きさに正比例する。これより分かるようにLED 1を流れる電流の大きさは V_{H1} 値の制御下であり、且つLEDの輝度もまた異なる明暗グレイレベルで大型LEDアレイの中で表現し、立体のグラフィックの効果を発生させる。

V_{H1} 値はキャパシタ C_{H1} 14の充電放電によって制御されるので、キャパシタ C_{H1} 14の電位レベルは表示ボード上の明暗程度と等しくなる。本発明のLEDアレイには、各1つのLEDに全て

り段々と低下するが、絶えず迅速に入力信号と該電位保持キャパシタ C_{H1} の信号が更新された場合、その漏れした電流は無視することができる。同時に、現下使用されている電界効果トランジスタ(FIELD EFFECT TRANSISTOR)の導通速度は非常に早く、充分の時間で電位保持キャパシタ C_{H1} が入力信号と同等レベル迄に充電するのを許容することができる。

然しその中になお1つの問題がある。即ち1つのLEDの電流(輝度) - 電位(入力電位)の曲線は、白熱電燈のごとく簡単な直線的関係を有していなく逆にかなり非直線的曲線であり、第2図の曲線Aに示すごとく、カットオフ電圧より高い電圧を入力すれば、電流は急速に上昇するので、LEDを利用して異なった輝度を表示することはかなり困難なことである。

曲線Aから分かるように、かりにこの発光ダイ

オードを点灯してB1 或いはB2 の 2種の異なる輝度にするには、その入力電圧はそれぞれVA1 とVA2 である。その間の電圧差値はかなり狭く、ただ極めて限られた電圧等級で電流を制御して使用することしかできず、もしも電圧が少しでも不安定なら、輝度に非常に大きい変化をもたらす。

上記の非直線状の関係を改善するに、本発明は1つの特殊のフィードバック回路を含んでいる。LEDがフィードバック作用を経た後の輝度-電圧曲線は第2図の曲線Bに示すごとくである。曲線Bから分かるように、かりにLEDを点灯してB1 及びB2 の 2種の異なる輝度にならしめるには、供給すべき電圧はVB1 及びVB2 であり、この間隔は明らかに多く拡大しているので、電圧の制御は更に容易になる。

本発明のフィードバック設計駆動MOSFET

つのホールディングキャパシタC11、1つの大チャンネル幅MOSFETゲートG3 11と1つのLED 1を含んでいる。その中のLED、大チャンネル幅MOSFETゲート、ホールディングキャパシタC11と制御MOSFETゲートとは、第1A図に示す素子とは同じなので、同じ参照番号をつけたことに注意されたい。ただ小チャンネル幅MOSFETゲートG1 13' は新しく加えて設計されたもので、第1A図のフィードバック電気抵抗Rs 13に代替するものである。

上記回路の入力は1つの電流信号Iであり、この電流は前段信号の出力である。本回路の前段部は1つのデジタルコンバータと運算増幅器との組合わせで、該組合わせはデジタル値を電流信号に変換することができるので、映像電流回路の電流源とみなすことができる。

ゲートG3 11のチャンネル幅はゲートG1 13'

11のソース極Sと、グラウンド極Gの間にネガティブフィードバックを行うフィードバック電気抵抗Rs 13を設置して達成するものである。この電気抵抗13の設計は多くの電流を消費しないばかりでなく、またLEDの発光強度をも低下せずにかえって発光ダイオードの輝度の範囲を拡大制御させることができる。

現下本設計はすでにアレイ式発光ダイオードをして256グレイレベルの表示に達する制御ができる。本設計でなければ、グレイレベルを制御し難く、表示されるイメージも立体感を有し難い。

別に第3図に示すごとく、映像電流回路はLEDの輝度直線状化効果を増強することができる。この図の回路は本発明の別の一実施例の基本グラフィック表示ユニットの集積回路を有し、それは1つの小チャンネル幅MOSFETゲートG1 13'、1つの制御MOSFETゲート12、1

の10倍大（或いはその他の倍数）と設計されている。入力電流Iが小チャンネル幅MOSFETゲートG1 13' を通過する際に、電流信号Iに正比例する電位がMOSFET 13' のソース極とドレン極との間に発生する。更に該電位信号は制御MOSFETゲートG2 12の導通(TURN ON)の瞬間を利用して電位保持キャパシタC11上に存在し、これにより大チャンネル幅トランジスタゲートG3 11のゲート極間の電位差V11を制御する。その他、またトランジスタG3 11のチャンネル幅はトランジスタG1 の10倍の大きさ（例として取る）であるので、大チャンネル幅MOSFET G3 11のドレン極とソース極との間の電流I11は入力電流Iの10倍の大きさとなる。

上記の方法によりて容易に入力デジタル信号を必要とする電流信号に変換して、発光ダイオードを駆動して発光させる。それは該発光ダイオード

ドの電流とデジタル信号が直線状化関係を持するように押し進めるので、正確に達成する輝度の直線状化効果を制御する。そして必要とする入力電流信号が更に微弱であり、更に節電を可能にさせ、更にもっと容易に発生させることができる。

現在市場上で使われている大型表示ボードの発光ダイオードアレイの構造は殆んどが第11図に示すような構造である。その走査方式はX及びY信号変化を利用して異なる発光ダイオードを点灯する。例えばY1信号が低レベルで、X2信号が高レベルの際はLED2が点灯される。この方法によればアレイが異なる文字或いは図形の発生を制御できる。しかも人間の目の視覚残留の時間を満足させるために電圧を高めて各発光ダイオードが点灯した場合には比較的大きな電流を発生させなければならないことは上記の説明のごとくである。然し高電流は発光ダイオードの発光効率を低下さ

は全て一緒に接続されているので、ライン走査期間において、同一行の制御トランジスタは全て同時に導通されているので、同一行の全ての電位保持キャパシタ内の電圧は同時に更新される。アレイの作動原理は下記に述べるごとくである。

先づ表示したい電圧位を逐一にデジタルアナログコンバータ44に送ると、その出力のアナログ信号を制御MOSFET42のドレン上に加え、各1つのアナログ信号を全て制御トランジスタに加える。その後更に第1行の各1つの制御トランジスタを開き、即ち1つの正電位をノード(NODE)D1に加うと、アナログ信号は該第1行のキャパシタ43に対して充電して等しい電圧を発生し、駆動トランジスタ41を導通(TURN ON)させる。充電が終ればただちに第1行上の全ての制御トランジスタ42を閉める、即ちノードD1に第電位を印加する。然し電圧はなおもキャパシタ43中

せるので、その輝度及び走査速度は制約を受ける。

本発明の設計によれば、上記アレイ回路の欠点は単画素作動原理で改善することができる。本発明のLEDアレイ回路は第4図のごとくである。

第4図に示すごとく、本回路の各発光ダイオードの基本ユニットは第3図に示す回路に類似しており、1つの駆動MOSFET41、1つの制御用MOSFET42と1つの電位保持キャパシタ43を含んでいる。入力されたデジタル信号は1つのデジタル/アナログコンバータ(D/Aコンバータ)44を経て1つのアナログ信号に変換される。発光ダイオード4の輝度はアナログ信号A1、A2、…によって制御され、且つキャパシタ43は電圧値を維持して、LED4を流れる電流をコンスタントに維持することができる。本発明のアレイは従来方式と異なったライン走査がなされる。各1行の全ての制御MOSFETのゲート極

に存在しているので、第1行の駆動トランジスタ41は依然としてONである。それゆえ発光ダイオードは継続して発光し、次回更に第1行の制御トランジスタを開いた時に始めて前回キャパシタにある電圧を変えて、発光ダイオードの輝度を変える。シーケンス部分はシステム更換の項で述べる。

第1行の制御トランジスタ42が全て閉めた後に、新しい映像データで再び各列のアナログ信号を変え、完成した後に更に第2行の制御トランジスタ42を開く。同様にして第1行の方式で第2行のキャパシタ43に対して充電を行い、この方式にて1行ずつ映像データをキャパシタに保存して、全体の映像を表示できるようにする。

図示より分かるように、本発明は共通陰極(COMMON ANODE)回路を採用している。その中で全ての発光ダイオードの陽極をV44上に接続し、その陰極は各駆動トランジスタ41に接続している。

別に本線路は直線式走査方式を採用している。即ち 1 回に 1 行 (COLUMN) のデータを更新する。この方法は画面の点滅 (FLICKERING) を減少できるばかりでなく、しかも並行処理の方法を用いて画面のフレームレート (FRAME RATE) を向上することができる。これは画面をリアルタイムに処理するのに絶対的となる。本回路は更に電位保持キャパシタ 43 があるので、発光ダイオード 41 を直流電流方式で点灯し、それゆえに高電位のパルス・ウェーブ方式で駆動する必要がないので、より低い電圧であり電源電力の無駄な消耗を減少することができる。

第 5 図に本発光ダイオードの表示スクリーンシステムのブロックダイアグラムを表示する。その中では下記を含むものである。本発明の新発光ダイオードアレイ構造で組立てられた $N \times M$ 表示スクリーン 51、直線式走査要位レジスタ 52、それぞれ N 個のレジスタを有する D/A 53、1 つのタイ

ミングコントローラ 54 より表示メモリサブシステム 55 中の映像データを読み取り走査して発光ダイオードアレイ 51 上に表示する。

本発明のアレイ構造と伝統的アレイとの異なる所は直線状走査 (LINE SCAN) の方式を採用したことにある。また各 1 行の制御トランジスタのゲート全てが一緒に接続されており (第 4 図の D1、D2 等を参照)、行を走査している時は、同一行の制御トランジスタは同時に ON となって、この行上の全ての保持キャパシタの電圧は同時に更新される。この方式を採用すれば、フレームレートはラスタスキャンよりも非常に早く、高いフレームレートの効果を達成することができる。

タイミングコントローラとアドレスジェネレータ 54 とは表示メモリサブシステム 55 中の映像データを順序よく読み取り、デジタルアナログコンバータ 53 のレジスタのレジスタが全て蓄込まれて

ミングコントローラ及びアドレスジェネレータ 54、1 つの表示メモリサブシステム 55、1 つのデータ伝送装置 56、1 つのメインストレージ 57、1 つの中央処理ユニット 58、1 つの補助記憶体 59 及び 1 つの映像獲得サブシステム 510 である。本システムの運転方式は下記のごとくである。

先ず第 5 図に示すごとく、表示したい映像を映像獲得サブシステム 510 により、グレイレベルにあるデジタル映像データを取得し、且つ補助メモリ 59 に記憶してその後の表示に供する。或る映像プログラムを表示したい場合は、補助メモリに記憶している映像を必要とする順序でメインメモリ 57 に格納する。もしも映像データの必要がなければ、それを直接メインメモリ 57 に格納すればよい。データ伝送装置 56 はメインメモリに記憶している映像データを表示メモリサブシステム 55 に送り込み、タイミングコントローラとアドレスジェ

ネータを表示した後に、更に 1 つのパルス信号を発してこの 1 行の全ての制御用 MOSFET が全部 ON となる。この場合デジタルアナログコンバータにより準備されたグレイレベルデータを有するアナログ映像信号は、対応する電位保持キャパシタ中に記憶され、該電位保持キャパシタの電位は対応する発光ダイオードをして該電位が表示する異なった輝度を発するようにさせる。

第 6 図に示すのは第 4 図の回路タイミングダイヤグラムである。映像獲得サブシステムが取得した映像データはグレイレベルを有するデータであるので、発光ダイオードアレイにより得られたアナログ信号の入力もグレイレベルなので、グレイレベルを有する映像を表示する効果を達成することができる。上記の方法 (即ち 1 行づつを順序よく走査し、ON、記憶、OFF、走査を制御) によって、1 つのフレームを完全に表示できる。

映像の交換動作は第7A図、第7B図、第7C図、第7D図に示すごとくである。メモリサブシステム55の記憶容量の表示は1枚の映像データの2倍の大きさである。これらの図中のA、Bでそれぞれ1枚の映像データのスペースを表示している。発光ダイオードのアレイがスペースBの映像を表示する場合、この時もしも映像を交換するならば、転送装置56が新しい映像をスペースAに記憶換えする。第7A図に示すごとく、記憶換えを終了後、デジタルアナログコンバータは改めて有効的にスペースAに記憶された映像を発光ダイオードアレイに、第7B図に示すごとく表示させる。同じ原理でもしも更に映像を交換する場合には、第7C図、第7D図に示すごとく類似の動作を実行する。

このように交互に表示メモリサブシステム55に対して読み取り、書き込みを行うことによって、メ

ている。然しこれらの製品は、2枚或いは3枚の回路基板(PCB)を含んでいる。第1枚は発光ダイオードであり、第2及び第3枚は駆動回路である。

第8図に示すごとく、本設計は設計が独創的であり、大幅に回路の複雑さを簡素化し、各枚の回路モジュールはただ1枚の回路基板である。

第9図に示すごとく、組合わせてできた大型看板の後ろにはそれに合った金属(或いはその他の適当な材料があり製品類別用途によって決める)ブラケット支持材17で支持及び固定されている。また太陽光線或いは室内照明の反射を避け、且つ近い所や遠い所の異なった視覚の要求に合わせて、各発光ダイオードの上に1つの光学的に設計され且つ処理された反射対向板101を第10図のごとくかぶせている。

全体装置の配線は今まで類似製品の一番煩わし

モリ55のアクセスの衝突をまぬがれることができる。それに発光ダイオード表示アレイ55に合わせて高いフレームレートを表示することができる。

本設計の看板は、第8図に示すごとく、1枚ずつの回路基板モジュールで組成され、各回路基板は1×1或いは1×8のアレイ等で異なった点数の発光ダイオードランプ及び駆動回路によって構成されている。各個のLEDの間隔広さは製品別によって決められる。

1枚ずつの回路基板モジュールを利用してモザイクのように横方向及び縦方向に積み上げ、組合わせて大型の表示ボードを製作することができる。

市場上においてはその他の近似製品があるが、設計及び作動原理が異なっている外に構造的にもまた異なっている。例えば、市場上の日本のシャープ及び台湾の国産品の光宝製品もまたモジュールユニットであり、1枚ずつで大看板に組合わせ

ている問題であった。本設計の別の1つの特徴は、発光ダイオードアレイの電源供給と区域別の電源供給とは独立して配線することができ、安全であるばかりでなく且つ容易に保全できる点である。そのほか転送の信号線と制御線、数量はその他の製品と同じであるが、その他の製品の電線は各本とも一般の電源線であり、光ファイバ或いは誘電体を利用して転送できない。

4. 図面の簡単な説明

第1A図は本発明のLEDを駆動する1つの駆動回路、第1B図は1つの駆動回路を示し、それは第1A図回路の部分である図、第1C図は1つの更新回路を示し、それは第1A図回路の部分である図、第2図に示すのは1つのLEDの電圧-輝度特性曲線であり、その中にフィードバックを含むものとフィードバックを含まない回路の曲線を含んでいる図、第3図は本発明の映像電路図、

第 4 図は本発明中に使用された単図形操作原理の LED アレイ回路を示す図、第 5 図は大型映像表示システムのブロック図、第 6 図は第 4 図に示す個別信号のタイミング関係を示す図、第 7 A 図、第 7 B 図、第 7 C 図と第 7 D 図は本発明の映像置換方式を示すブロック図、第 8 図は本発明の表示板構造を表す図、第 9 図は第 8 図の大型表示板で、その背後に 1 つの金属ブラケット 91 で固定している状況を示す図、第 10 図は第 9 図の表示板で、その上に 1 つの光学処理された反射対向板 101 をかぶせた状況図、第 11 図は大型表示ボードに使われている従来の LED アレイ構造図である。

1 …… 発光ダイオード、11, 12 …… MOSFET、
13 …… フィードバック電気抵抗、14 …… 電位保持
キャパシタ。

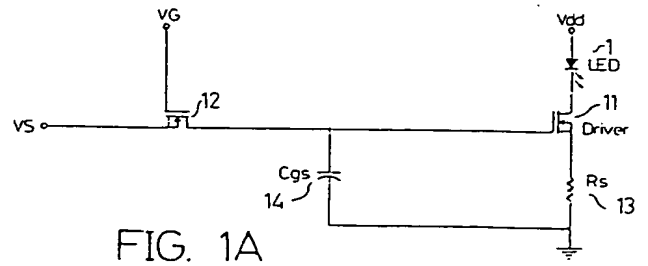


FIG. 1A

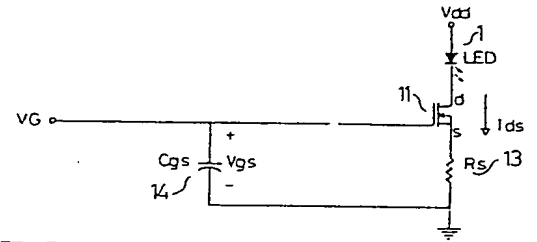


FIG. 1B

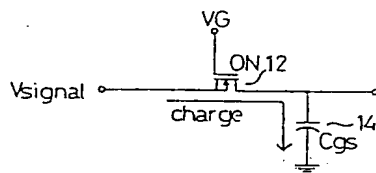


FIG. 1C

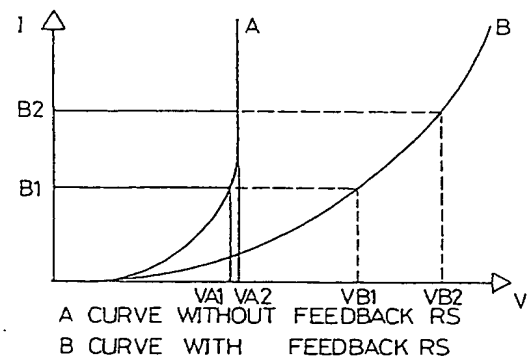


FIG. 2

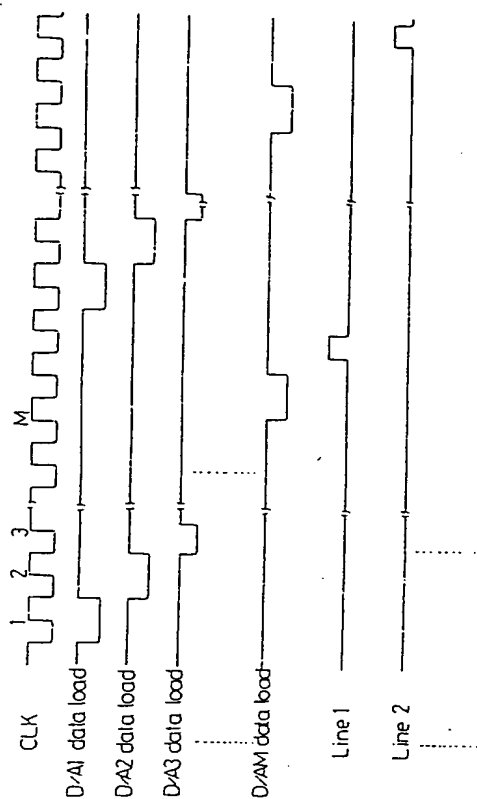


FIG. 6

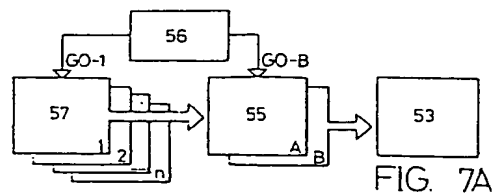


FIG. 7A

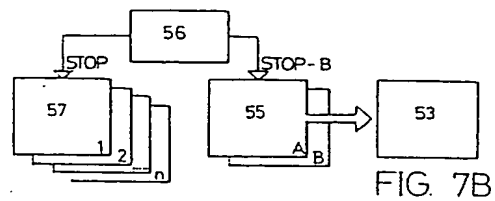


FIG. 7B

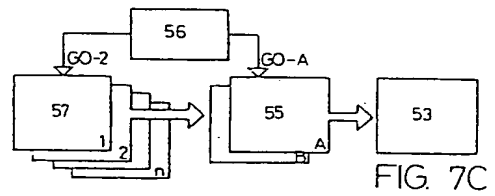


FIG. 7C

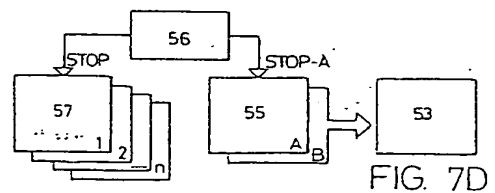


FIG. 7D

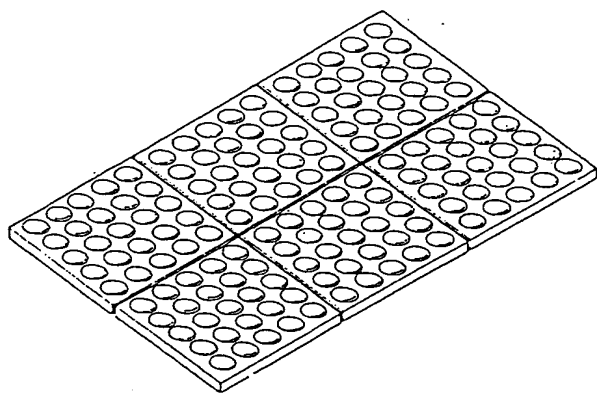


FIG. 8

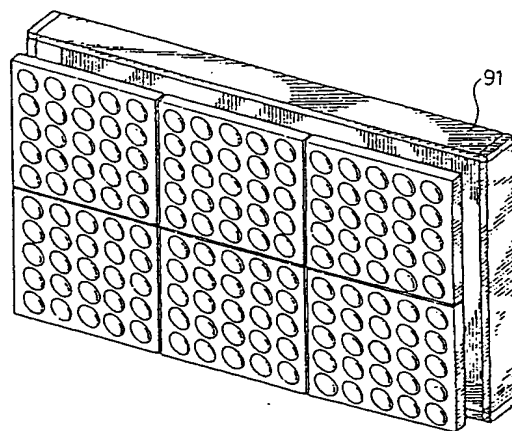


FIG. 9

BEST AVAILABLE COPY

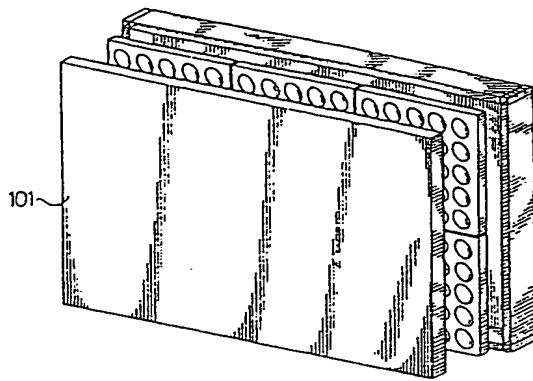


FIG. 10

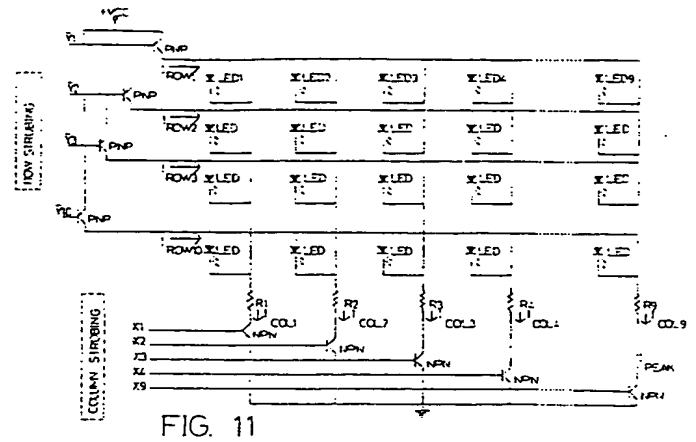


FIG. 11

第 1 頁の続き

⑦発 明 者 クアン・チュン・タオ

台湾、シンチュ、チエン・クン・ロード、セクション・
1、レーン・70、ナンバー・2、エフ・5

⑦発 明 者 ヤン・ツエン・シエー

台湾、シンチュ、クアン・フアード・ロード、セクショ
ン・1、レーン・108、アリー・78、ナンバー・6

⑦発 明 者 ショウ・チュン・チオ
ウ

台湾、シンチュ、チエン・メイ・ロード、ナンバー・42、
エフ・3

⑦発 明 者 ダー・チエン・ユエ

台湾、シンチュ、チュアン・チュツン・チエン、リ・ウ
ー・フエン・8、ナンバー・152

BEST AVAILABLE COPY